COMPRESSION BONDED TYPE SEMICONDUCTOR DEVICE

PUB. NO .: 61-251043 [JP 61251043 A] PUBLISHED: November 08, 1986 (19861108)

INVENTOR(s): ISHIDA AKIRA AKABANE KATSUMI

APPLICANT(s): HITACHI LTD [000510] (A Japanese Company or Corporation), JP (Japan)

60-090856 [JP 8590856] FILED: April 30, 1985 (19850430)

INTL CLASS: [4] H01L-021/58; H01L-021/60

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components) Section: E, Section No. 493, Vol. 11, No. 99, Pg. 114, March JOURNAL:

27, 1987 (19870327)

#### **ABSTRACT**

PURPOSE: To contrive to nearly uniformize the distribution of the surface pressure to be applied to the pressingly contact surface of the stamp electrode and the semiconductor element by a method wherein a defect to say that large surface pressure generates in the boundary of the pressingly contact surface, that is, just under the periphery of the so-called pressingly contact is dissolved.

CONSTITUTION: The cathode side of a semiconductor element 31, such as the diode, is made to pressingly contact by a stamp electrode 34 having the pressingly contact surface of D(sub 1) in diameter through a temperature compensating metal plate 33 of (h(sub 2)) in thickness and of D(sub 2)=D(sub 1)+2l(sub 2) in diameter. A groove 35 of (l(sub 1)) in depth is provided over the whole periphery on the side surface of this stamp electrode 34 at a position where is a height (h(sub 1)) high from the pressingly contact surface. 32 is the temperature compensating metal plate on the anode side of the semiconductor element 31. In the device to be constituted in such a way, a load is applied to the axial direction and as the cathode side of the semiconductor element is brought into contact by pressing, the semiconductor element to be made to pressingly contact type the stamp electrode through the temperature-compensating metal plate can effectively prevent the concentration of stress to be partially applied thereto, thereby enabling to enhance the electrical characteristics and mechanical strength of the compression bonded type semiconductor device. As a result, the improvement of the reliability thereof can be contrived.

# ß 日本質特許庁(JP)

の特許出額公開

# 母公開特許公報(A)

昭61-251043

Filmt CI.

当别配号

广内整理番号

. ②公開 昭和61年(1986)11月8日

H 01 L 21/58 21/60

6732-5F 6732-5F

李杏請求 未請求 発明の数 1 (全↓頁)

公発明の名称

圧接型半導体装置

超60-90856 2)特 

昭60(1985) 4月30日 象出 23

の発 明 者

田 石

克己 赤羽根 分発 明 者

土浦市神立町502番地 株式会社日立製作所提供研究所內 日立市幸町3丁目1番1号 株式会社日立製作所日立工場

**犯出** 頚 株式会社日立製作所

東京都千代田区神田駿河台4丁目6番地

む代 理 人

弁理士 小川 勝男 外2名

# 発明の名称 圧接型半導体装置

#### 特許技术の範囲

1.半導体素子と、数半導体素子の少なくとも一 方の面に設けられた数半導体素子の熱解張係数に 近い船脚張係故を有する最度補償金属板と、鉄篦 度 補償金属板を介して前記半導体素子を圧集する スタンプ電極とを備えた圧楽型半導体装置にかい て、前記スタンプ電振の側面の圧接面より離れた 位最化沸を付け、さらに、前記スタンプ電振と同 心円状にある前記鑑度補償金属板の直径を、前記 スタンプ電極の圧装面の直径より大きくしたこと を特徴とする圧振選挙導体装置。

### 発明の詳細な説明

## [発明の利用分野]

本発明は圧装重半導体装置に係り、停に、ディ オード。サイリスタ東いはゲートターンオフサイ リスタ(以下、GTO)等の半導体素子に温度補 債金異板を介してスタンプ電板を加圧接触させる 圧接型半導体装置の固圧力均一化構造に関する。

#### [発明の背景]

一枚化ダイオード。サイリスタ並いはGTO等 の半導体素子にメタンプ電振を加圧圧接する圧接 型半導体装置は、電力用として良く知られている。 そしてとの種の圧疫型半導体接置は、第3図に示 ナより化構成されている。ナなわち、半導体業子 1の両面に、との半導体素子1の結算張係数に近 い彼の強度補償金属板で、3を介して熱かよび軍 気伝導率の高い、円柱状のスタンプ電極 4。 5 で 半導体素子1を積層方向に圧装する構造にたつて いる。さらK、上フランジ11.12、下フラン ジ13。14と同心円状に位置するセラミツク円 第10等の部材により、登業ガスシよび不活性ガ ス中で封じ、半導体素子1に外気の水分が触れた いように構成されている。

半導体業子1は通常PN拡散されたショコン 8 ( 板、スタンプ電価4, 5 は頻C u 円柱、そし て風度補償金属被2,3はメングステンWとかモ リプデンMo妄等が一致に用いられている。

突接殺動時には、停止時に比べ80℃程度報度

第3図に示した構造及びそれと類似の構造は多くの特許。登録実用新案の説明図等に表示されており公知である。第3図中、本発明と関連する置要な部分は、カソード側スタンプ電低4に加圧される厚みが4元をカソード側盤実施は金属板3の正のようになつている場合、半導体業子1にかかる面圧力を若干均一化させて、機械的

性体21内の応力分布は着しく不均一になる。そ とて、特開昭 58-71633 号公報に記述されてい る内容によれば、圧接型半導体装置の半導体電子 に上記のようた著しい応力分布の不均一を解消す るため、第5図に示すよりに、半導体素子25を 圧装するスタンプ電板22の側面に降23を設け、 加圧時にその講23が弾性変形することを利用し て、スタンプ電信22の周辺直下での半導体素子 25の応力集中を緩和するようにしている。さら に、半導体素子25がシリコン3~、 温度補償金 異板24が05m厚みのモリブデンMo枝、スメ ンプ電気22が半径25mの第Cu円柱体、温度 補償金属模26がメンダステン製であつて、スメ ンプ電極22に総荷賞5000時(を印加したとき のスタンプ電極22及び進度補償金属板24の局 辺底下P点の応力を第6回に示したように、源 23の飛さLと高さHのパラメータとして算出し、 P点での応力集中を緩和させる構造を提案し、点 - い結果が得られたと報じている。しかし、本祭明 らの実験によれば、それでもなか、応力集中が

独変を向上させるという別の面の効果もある。ここで、d。 > d 1 となつて c d 1 = d 1 + 2 d r となつて c d 2 を d 1 となつて c d 2 を d 1 となって c d 2 を d 1 となって c d 2 を d 1 となって c d 2 を d 1 を d 1 となって c d 2 を d 1

一方、特別的 58-71633 号公銀によると、第4 図に示すように半無限弾性体21を円柱状のポスト20 で加圧力 q をもつて圧接すると半無限弾性体21 中に生じる圧接面に垂直な方向の応力 P(Z) は圧接周端部で非常に大となり、半無限弾

充分優和されているとは云えない結果が得られた。 【発明の目的】

本発明の目的は上述したステンプ電池と半導体 素子の圧接面の境界、いわゆる圧凝周辺直下に大 きな面圧力が生じるという欠点を解消して、圧凝 面の面圧力分布がほぼ均一となる構造の圧接型半 導体装置を提供することにある。

## [発明の概要]

本発明は、半導体業子を圧接するスタンプ電質の側面に再をつけ、さらにスタンプ電低と同心円状にある温度補信会異板の直径寸法をスタンプ電板の圧接面の直径寸法より大きくして、圧緩力の力線の流れと全体の実形及びその反力により、課の直下。スタンプ電低周辺直下、さらに温度補信会異板の周辺直下での半導体業子の圧縮応力及び急げ応力集中を緩和するようにしたものである。
[発明の実施例]

第1回は本発明の一実施例の構成図、第2回は 第1回の要認構成図である。とれら2つの図で示 すようにダイオード等の半導体表子31のカソー

ド何を、厚みがb』、直径寸法がD』 = Di +2 4 である温度場賃金属板33を介して、圧接面の変 佳士法がD: のスメンプ電振34で圧築している。 このスタンプ電板34の角面には全角にわたつて 圧形面より高さね』の位置に戻され』の第35を 及けている。32はアノード毎の温度補償金具板 である。なか、第3図に示したものと同一部分に は同一符号を付けている。このように構成した袋 最に第5回と同様の軸方向(程層方向)に荷言を 加え、加圧接触させる。

上記本発明構造体に対し、現在一般的になつて いる有限要素法によつて圧姜重半導体装置の応力 計算を行りと、スタンプ電極34の第35の寸法 hi , Li 、及びカソー。ド何の温度補償金属板 3 3 の厚み b 』と半径当りの突出寸法 L 。をパラ メータとして半導体電子31の面圧力分布が得ら ns.

具体例として、シリコンSi半導体素子の直径 寸法が80mのとき、銅Cuポスト電極34の直 径寸法D₁ = 6 0 m 、溝 3 5 の高さ b₁ = 1.5 m 、

ンプ電振34の磁弾性係数E=12000點(/=== であるのに対し、シリコンSi半導体素子31の 電極34の方が変形しやすいので、それに伴い、 対応する部のひずみ((単位長さ当りの伸び)が 大きくなり、応力(は材料力学の基本式、 e=E= より、ひずみまが炭弾性係数Bの比より大となれ は、その部の応力の方が大きくたるのである。

一方、第1回。第2回の構成の各種層面間にろ り付部がないオール半田レス構造としたときを考 **え調べてみると、本発明の排造は半導体業子3.1** の曲げ応力集中の低波に変力を発揮する。いわゆ る、前記した圧縮応力の所で記述した寸法によれ 曲げ応力は内部に参行し、ピーク値を第5回に示 した従来の課付構造の物に比べる以下と小さくで き、半導体素子31の機械的強度を5倍以上とす ることができる。

メイオードについて本発明の効果を具体的に説 明したが、その他、サイリスタ。GTO、またト

お35のほさん。=1w、モリブデンN o 製造室 考信金属板3.3の運通寸法D。=6.3 m、厚み b; = 0.5 mとすると、温度減度金属仮33の半 ④寸法央出産ℓ。 = 1.5 = であり、この構成時に シける温度補償金属板33の周辺復下の圧縮応力 は零化近い小さな値であり、さた、ポスト電低 34の周辺底下相当の半導体素子31の圧棄応力 は全体の平均面圧力の値より若干小さく、圧縮応 力の最大は第35の戻さし、の軸方向直下より若 干内に入つた部に生じている。

軸方向加圧だけで、提動等による外力の曲げモ ーメントを略して、との圧縮応力を更に詳しく調 ペイみると、第35を付けること等による圧縮応 力集中の低下はポスト電振34の方が50多以下 と顕著であり、半導体素子31の応力は滞35等 を付けたことにより、大きな応力の発生する位置 が内部に移るが、そのピーク圧線応力の低下は 254租底である。このような面圧集中低減の遠 いは、材料力学の分野で一般化している材料定数 の差によつて説明がつく。いわゆる、錆Cuスタ

ランジスタについても同様の応用効果があるのは 当然である。また、アノード側のスタンプ電極 4 0 に海を放けてもよい。

#### [発明の効果]

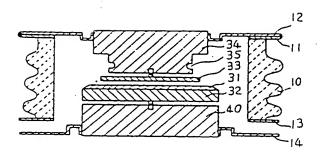
本発明によれば、温度補償金属板を介してスタ ンプ電板により圧接される半導体素子の部分的な 応力集中を効果的に防ぎ、もつて圧接型半導体装 重の電気的特性、および機械的強度を高めること ができるので、信頼性の向上を図ることができる。 気面の無単な説明

第1回は本発明の一実施例にたる圧製型ダイオ 一ドを示す最断面図、第2回は第1回本発明の要 部構成所面図、第3回は従来の一般に知られてい は、本稿明の構造のもとで半導体業子31の意大 。: る圧接量ダイオードを示す最新面図、第4回は半 無限板を円柱で圧装したときの応力分布説明図、 第5回。第6回は従来の圧接型半導体装置の最新 面図である。

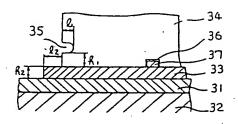
> 3 1 …半導体素子、3 2 … アノード質温度 補賃金 異板、33…カソード何環定補償金募板、34… カソード何ステンプ電板、3.5 …スメンプ電板

代理人 治理士 小川豐男

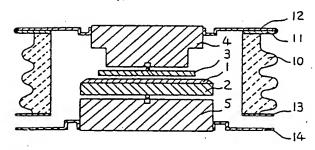
第1回

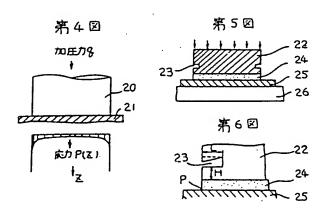


第2図



第3図





THIS PAGE BLANK (USPTO)